



PATENT
3430-0198P

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: LEE, Dong-Hoon et al. Conf.:
Appl. No.: 10/735,770 Group: Unassigned
Filed: December 16, 2003 Examiner: Unassigned
For: ARRAY SUBSTRATE FOR LCD AND METHOD OF
FABRICATING THE SAME

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

February 4, 2004

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicants hereby claim the right of priority based on the following application:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
KOREA	10-2002-0080881	December 17, 2002

A certified copy of the above-noted application is attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By James T. Eller, Jr., #39,538
James T. Eller, Jr., #39,538

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

JTE/REG:bmp
3430-0198P

Attachment

(Rev. 09/30/03)

Bind, Stewart, Kalasch + Bind, LLP
703-205-8000
Lee et al.
Filed 12-16-2003
US SN: 10/735,770
Attorney Docket: 3430-0198P



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0080881
Application Number

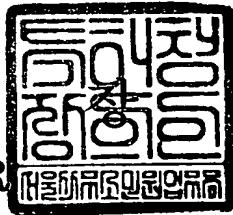
출원년월일 : 2002년 12월 17일
Date of Application DEC 17, 2002

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 11 월 27 일

특허청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.12.17
【발명의 명칭】	액정표시장치용 어레이기판과 그 제조방법
【발명의 영문명칭】	Array substrate for LCD and Method for fabricating of the same
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	이동훈
【성명의 영문표기】	LEE,DONG HOON
【주민등록번호】	740327-1041518
【우편번호】	431-080
【주소】	경기도 안양시 동안구 호계동 샘마을아파트 505-105
【국적】	KR
【발명자】	
【성명의 국문표기】	김민주
【성명의 영문표기】	KIM,MIN JOO
【주민등록번호】	761111-2231712
【우편번호】	150-044
【주소】	서울특별시 영등포구 당산동4가 유원아파트 4동 706호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 정원기 (인)

T020020080881

출력 일자: 2003/12/1

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	18	면	18,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】		47,000	원	
【첨부서류】		1.	요약서·명세서(도면)_1통	

【요약서】**【요약】**

본 발명은 액정표시장치에 관한 것으로, 어레이기판에 컬러필터가 구성된 COT구조의 액정표시장치에 관한 것이다.

본 발명에 따른 액정표시장치용 어레이기판은 탑 게이트(staggered)형 박막트랜지스터 어레이부, 어레이부의 상부에 컬러필터를 형성한다.

이때, 상기 컬러필터를 포함한 탑게이트 형 박막트랜지스터의 어레이부를 형성할 때, 소스 및 드레인 전극과 불순물 비정질 실리콘층을 동시에 패턴하고, 게이트 전극과 액티브층과 게이트 절연막을 동시에 패턴하여 형성한다.

전술한 바와 같은 COT(Color filter on TFT)구조의 액정표시장치용 어레이기판은, 공정을 단순화 할 수 있는 장점이 있다.

【대표도】

도 5

【명세서】**【발명의 명칭】**

액정표시장치용 어레이기판과 그 제조방법{Array substrate for LCD and Method for fabricating of the same}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치의 구성을 개략적으로 도시한 도면이고,
도 2는 도 1의 II-II`를 절단하여 도시한 액정표시장치의 단면도이고,
도 3은 종래의 제 2 예에 따른 COT 구조의 액정표시장치용 어레이기판의 한 화소를 도시한 확대 평면도이고,
도 4a 내지 도 4g는 도 3의 IV-IV`를 따라 절단하여, 종래에 따른 공정순서로 도시한 공정 단면도이고,
도 5는 본 발명에 따른 COT 구조의 액정표시장치용 어레이기판의 한 화소를 도시한 확대 평면도이고,
도 6a 내지 도 6f는 도 5의 VI-VI`을 따라 절단하여, 본 발명의 제 1 실시예에 따른 공정순서로 도시한 공정 단면도이고,
도 7은 본 발명의 제 2 실시예에 따른 COT 구조의 액정표시장치용 어레이기판의 한 화소를 도시한 확대 단면도이고,
도 8은 본 발명의 제 3 실시예에 따른 COT 구조의 액정표시장치용 어레이기판의 한 화소를 도시한 확대 단면도이다.

<도면의 주요부분에 대한 간단한 설명>

100 : 기판 106 : 소스 전극

108 : 드레인 전극 110 : 데이터 배선

120 : 액티브층 126 : 섬형상의 금속층

1306a,b,c : 컬러필터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<14> 본 발명은 액정표시장치에 관한 것으로, 박막트랜지스터 어레이부의 상부에 컬러필터를 구성하는 COT(Color-filter on TFT)구조의 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.

<15> 일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.

<16> 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

<17> 도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.

<18> 도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙 매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(7)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충진되어 있다.

<19> 상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

<20> 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.

<21> 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.

<22> 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C)의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 섬형상의 금속층(30)을 사용한다.

<23> 이때, 상기 섬형상의 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.

<24> 전술한 바와 같이 상부 컬러필터 기판(5)과 하부 어레이기판(22)을 합착하여 액정패널을 제작하는 경우에는, 컬러필터 기판(5)과 어레이기판(22)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.

<25> 이하, 도 2를 참조하여 설명한다.

<26> 도 2는 도 1의 II-II'를 따라 절단한 단면도이다.

<27> 앞서 설명한 바와 같이, 어레이기판인 제 1 기판(22)과 컬러필터 기판인 제 2 기판(5)이 이격되어 구성되고, 제 1 및 제 2 기판(22,5)의 사이에는 액정층(14)이 위치한다.

<28> 어레이기판(22)의 상부에는 게이트 전극(32)과 액티브층(34)과 소스 전극(36)과 드레인 전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 상부에는 이를 보호하는 보호막(40)이 구성된다.

<29> 화소영역(P)에는 상기 박막트랜지스터(T)의 드레인 전극(38)과 접촉하는 투명 화소전극(17)이 구성되고, 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성된다.

<30> 상기 상부 기판(5)에는 상기 게이트 배선(13)과 데이터 배선(15)과 박막트랜지스터(T)에 대응하여 블랙매트릭스(6)가 구성되고, 하부 기판(22)의 화소영역(P)에 대응하여 컬러필터(7a,7b,7c)가 구성된다.

<31> 이때, 일반적인 어레이기판의 구성은 수직 크로스토크(cross talk)를 방지하기 위해 데이터 배선(15)과 화소 전극(17)을 일정 간격(A) 이격 하여 구성하게 되고, 게이트 배선(13)과 화소 전극 또한 일정간격(B) 이격 하여 구성하게 된다.

<32> 데이터 배선(15) 및 게이트 배선(13)과 화소 전극(17) 사이의 이격된 공간(A,B)은 빛샘 현상이 발생하는 영역이기 때문에, 상부 컬러필터기판(5)에 구성한 블랙 매트릭스(black matrix)(6)가 이 부분을 가려주는 역할을 하게 된다.

<33> 또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을하게 된다.

<34> 그런데, 상기 상부 기판(5)과 하부 기판(22)을 합착하는 공정 중 합착 오차(misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할 때 일정한 값의 마진(margin)을 두고 설계하기 때문에 그 만큼 개구율이 저하된다.

<35> 또한, 마진을 넘어선 합착오차가 발생할 경우, 빛샘 영역(A,B)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이 발생하는 경우가 종종 있다.

<36> 이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질을 저하하는 문제가 있다.

<37> 종래에는 전술한 바와 같은 문제를 해결하기 위한 방법으로, 상기 컬러필터와 블랙매트릭스를 박막트랜지스터와 함께 단일 기판에 구성하는 예가 제안되었다.

<38> 이하, 도 3을 참조하여 설명한다.

<39> 도 3은 종래의 제 2 예에 따른 COT 구조의 액정표시장치용 어레이기판의 일부를 확대한 확대 평면도이다.

<40> 도시한 바와 같이, 기판(50) 상에 일 방향으로 연장된 게이트 배선(52)이 서로 이격하여 평행하게 구성되고, 상기 게이트 배선(52)과 수직하게 교차하여 화소영역(P)을 정의하는 데이터 배선(66)이 구성된다.

<41> 상기 게이트 배선(52)과 데이터 배선(66)의 교차지점에는 게이트 전극(54)과 액티브층(58)과 소스 전극(62)과 드레인 전극(64)을 포함하는 박막트랜지스터(T)가 구성된다.

<42> 상기 화소영역(P)에는 적색과 녹색과 청색을 나타내는 컬러필터(72a,b,c)가 구성되고, 상기 컬러필터(72a,b,c)의 상부에는 상기 드레인 전극(64)과 접촉하는 화소전극(80)이 구성된다.

<43> 전술한 구성에서, 상기 게이트 배선(52)과 데이터 배선(66)과 박막트랜지스터에 대응하여, 블랙 매트릭스(74)를 형성한다.

<44> 이때, 상기 컬러필터(72a,b,c)의 배열이 상하로 이웃한 화소영역에 동일한 색이 배열될 경우에는, 상기 블랙매트릭스(74)는 게이트 배선(52)의 상부에 형성할 필요는 없다.

<45> 이하, 도 4a 내지 도 4f를 참조하여, 전술한 바와 같은 구성을 가지는 종래의 COT구조의 액정표시자치용 어레이기판의 제조공정을 설명한다.

<46> 도 4a 내지 도 4g는 도 3의 IV-IV`를 따라 절단하여, 종래의 공정순서에 따라 도시한 공정 단면도이다.

<47> 먼저, 도 4a에 도시한 바와 같이, 기판(50)상에 알루미늄(Al), 알루미늄합금, 구리(Cu), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo)등을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하고 제 1 마스크 공정으로 패턴하여, 게이트 배선(52)과 이에 연결된 게이트 전극(54)을 형성한다.

<48> 다음으로, 상기 게이트 배선(52)과 게이트 전극(54)이 형성된 기판(50)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 게이트 절연막(56)을 형성한다.

<49> 다음으로, 도 4b에 도시한 바와 같이, 상기 게이트 절연막(56)이 형성된 기판(50)의 전면에 순수 비정질 실리콘층($a\text{-Si:H}$)과 불순물이 포함된 비정질 실리콘층($n+a\text{-Si:H}$)을 적층하고

제 2 마스크 공정으로 패턴하여, 상기 게이트 전극(54)에 대응하는 게이트 절연막(56)의 상부에 섬형상으로 적층된 액티브층(58)과 오믹 콘택층(60)을 형성한다.

<50> 도 4c에 도시한 바와 같이, 상기 오믹 콘택층(58)이 형성된 기판(50)의 전면에 전술한 바와 같은 도전성 금속을 증착하고 제 3 마스크 공정으로 패턴하여, 오믹 콘택층(60)상부에 서로 이격된 소스 전극(62)과 드레인 전극(64)과, 상기 소스 전극(62)에서 상기 게이트 배선(52)과 수직한 방향으로 연장되어 화소영역(P)을 정의하는 데이터 배선(66)을 형성한다.

<51> 동시에, 상기 게이트 배선(52)의 일부 상부에 섬형상의 금속층(68)을 더욱 구성한다.

<52> 연속하여, 상기 소스 및 드레인 전극(62,64)의 이격된 영역으로 노출된 오믹콘택층(60)을 식각하여, 하부의 액티브층(58)을 노출하는 공정을 진행한다.

<53> 다음으로, 상기 소스 및 드레인 전극(62,64)이 형성된 기판(50)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 보호막(70)을 형성한다.

<54> 다음으로, 도 4d에 도시한 바와 같이, 상기 화소영역(P)에 대응하는 제 1 보호막(70)의 상부에 컬러필터(72a,72b)를 형성한다.

<55> 상기 컬러필터(72a,72b)는 다수의 화소영역(P)에 적색과 녹색과 청색을 나타내는 컬러필터를 특정한 배열 순서에 따라 형성하며, 각 색깔의 컬러필터 마다 순차적으로 패턴되지만 이 때 동일한 마스크를 사용하게 된다.

<56> 따라서, 상기 컬러필터는 제 4 마스크 공정으로 형성된다 할 수 있다.

<57> 도 4e에 도시한 바와 같이, 상기 화소 영역(P)마다 특정한 컬러필터(72a,b)가 형성된 기판(50)상에, 감광성 블랙 유기층을 도포하여 제 5 마스크 공정으로 패턴하여, 데이터 배선(66)과 게이트 배선(52)과 박막트랜지스터(T)의 상부에 블랙매트릭스(74)를 형성한다.

<58> 이때, 평면적으로 상기 새로 방향으로 이웃한 화소영역에 동일한 색의 컬러필터가 일방향으로 구성될 경우에는 상기 컬러필터가 게이트 배선의 상부에 형성되기 때문에 게이트 배선의 상부에는 브랙매트릭스(74)를 형성하지 않아도 된다.

<59> 도 4f에 도시한 바와 같이, 상기 드레인 전극(64)과 상기 섬형상이 금속층(68)상부의 게이트 절연막(56)과 컬러필터를 제 6 마스크 공정으로 패턴하여, 드레인 콘택홀(76)과 스토리지 콘택홀(78)을 형성한다.

<60> 다음으로, 도 4g에 도시한 바와 같이, 상기 컬러필터(72a,72b)와 블랙매트릭스(74)가 형성된 기판(50)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명 도전성 물질그룹 중 선택된 하나를 증착하고 제 7 마스크 공정으로 패턴하여, 상기 드레인 전극(64)과 섬형상의 금속층(68)과 동시에 접촉하면서 상기 화소영역(P)에 구성되는 화소전극(80)을 형성한다.

<61> 전술한 구성에서, 상기 게이트 배선(52)의 상부에는 상기 화소전극(80)과 접촉하는 섬형상의 금속층(68)을 제 1 전극으로 하고, 이와 겹쳐지는 하부의 게이트배선(52)을 제 2 전극으로 하는 보조 용량부(C_{ST})가 형성된다.

<62> 전술한 바와 같은 공정으로 종래에 따른 COT 구조의 액정표시장치용 어레이기판을 제작 할 수 있다.

【발명이 이루고자 하는 기술적 과제】

<63> 그러나, 전술한 바와 같은 공정은 컬러필터를 포함하는 박막트랜지스터를 제작하는데 다수의 공정이 소요되므로, 공정시간과 비용면에서 수율을 낮추는 문제가 있다.

<64> 본 발명은 전술한 문제를 해결하기 위한 목적으로 제안된 것으로, 상기 박막트랜지스터의 구성을 역스테거드형이 아닌 일반적인 스테거드형(normal staggered) 즉, 탑게이트 형 박막트랜지스터를 적용하여 공정을 진행하는 것이다.

<65> 탑게이트형 박막트랜지스터를 어레이부에 적용하게 되면 종래와 비교하여, 마스크 공정을 단순화 할 수 있어 공정시간 단축에 따른 수율을 개선할 수 있는 장점이 있다.

【발명의 구성 및 작용】

<66> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판 상에 일 방향으로 연장된 데이터 배선과; 상기 데이터 배선과 절연막을 사이에 두고 수직하게 교차하여, 화소영역을 정의하는 게이트 배선과; 상기 데이터 배선과 게이트 배선의 교차지점에 구성되고, 소스 및 드레인 전극과, 소스 및 드레인 전극의 상부에 걸쳐 구성된 액티브층과, 액티브층의 상부에 절연막을 사이에 두고 구성된 게이트 전극을 포함하는 박막트랜지스터와; 상기 게이트 배선과 데이터 배선의 상부와, 상기 드레인 전극의 일측을 노출하면서 상기 박막트랜지스터의 상부에 구성된 블랙 매트릭스와; 상기 화소영역에 대응하여 구성된 컬러필터와; 상기 화소영역에 대응하는 컬러필터의 상부에 위치하고, 상기 드레인 전극과 접촉하는 투명 화소전극을 포함한다.

<67> 상기 게이트 배선의 하부에 절연막을 사이에 두고 섬형상의 금속층을 더욱 구성하여, 이를 제 1 전극으로 하고 그 상부의 게이트 배선을 제 2 전극으로 하는보조 용량부가 더욱 구성된다.

<68> 상기 블랙매트릭스는 상기 박막트랜지스터와 게이트 배선과 데이터배선의 하부에 구성될 수 있다.

<69> 상기 컬러필터는 세로방향으로 이웃한 화소영역에 동일한 컬러필터가 구성되고, 이러한 컬러필터는 가로방향으로 적색과 녹색과 청색의 컬러필터가 순서대로 구성된 스트라이프 형상이며, 이러한 형상일 경우, 블랙매트릭스는 박막트랜지스터와 데이터 배선에만 대응하여 형성된다.

<70> 본 발명의 특징에 따른 액정표시장치용 어레이기판 제조방법은 기판 상에 일 방향으로 연장된 데이터 배선과, 이에 연결된 소스 전극과 이와는 소정간격 이격된 드레인 전극과 상기 소스 및 드레인 전극의 상부에 오믹 콘택층을 형성하는 단계와; 상기 소스 및 드레인 전극의 이격 영역과 오믹 콘택층의 상부에 액티브층과 게이트 절연막과 게이트 전극을 형성하고, 게이트 전극과 연결되고 상기 데이터 배선과는 게이트 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하는 게이트 배선을 형성하는 단계와; 상기 박막트랜지스터와 게이트 배선과 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와; 상기 화소영역에 컬러필터를 형성하는 단계와; 상기 드레인 전극과 접촉하면서 상기 컬러필터의 상부에 위치하도록 투명한 화소전극을 형성하는 단계를 포함한다.

<71> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판 제조방법은 기판 상에, 화소 영역과 스위칭 영역과 게이트 영역과 데이터 영역을 정의하는 단계와; 상기 화소영역에 대응하여 개구부를 포함하고, 상기 스위칭 영역과 게이트 영역과 데이터 영역에 대응하여 블랙매트릭스

를 형성하는 단계와; 상기 블랙매트릭스가 형성된 기판의 전면에 절연막인 버퍼층을 형성하는 단계와; 상기 버퍼층의 상부에 일 방향으로 연장된 데이터 배선과, 이에 연결된 소스 전극과 이와는 소정간격 이격된 드레인 전극과 상기 소스 및 드레인 전극의 상부에 오믹 콘택층을 형성하는 단계와; 상기 소스 및 드레인 전극의 이격 영역과 오믹 콘택층의 상부에 액티브층과 게이트 절연막과 게이트 전극을 형성하는 동시에, 상기 데이터 배선과 게이트 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하는 게이트 배선을 형성하는 단계와; 상기 화소영역에 컬러필터를 형성하는 단계와; 상기 드레인 전극과 접촉하면서 상기 컬러필터의 상부에 위치하도록 투명한 화소전극을 형성하는 단계를 포함한다.

<72> 상기 블랙매트릭스는 크롬(Cr) 또는 크롬/크롬옥사이드(CrO_x)의 이중층으로 형성된다.

<73> 본 발명의 특징에 따른 액정표시장치는 서로 이격하여 구성된 제 1 및 제 2 기판과; 상기 제 1 기판의 마주보는 일면에 일 방향으로 연장된 데이터 배선과; 상기 데이터 배선과 절연막을 사이에 두고 수직하게 교차하고, 상기 게이트 영역에 대응하여 일 방향으로 연장된 게이트 배선과; 상기 데이터 배선과 게이트 배선의 교차지점에 구성되고, 소스 및 드레인 전극과, 소스 및 드레인 전극의 상부에 걸쳐 구성된 액티브층과, 액티브층의 상부에 절연막을 사이에 두고 구성된 게이트 전극을 포함하는 박막트랜지스터와; 상기 화소영역에 대응하여 구성된 컬러필터와; 상기 화소영역에 대응하는 컬러필터의 상부에 위치하고, 상기 드레인 전극과 접촉하는 투명 화소전극과; 상기 제 2 기판의 일면에 상기 박막트랜지스터와 게이트 배선과 데이터 배선에 대응하여 구성된 블랙매트릭스와; 상기 블랙매트릭스가 형성된 제 2 기판의 전면에 구성된 투명 공통전극을 포함한다.

<74> 이하 첨부한 도면을 참조하여, 본 발명에 따른 바람직한 실시예들을 설명한다.

<75> -- 제 1 실시예 --

<76> 본 발명의 특징은 컬러필터를 포함하는 박막트랜지스터 어레이 구조에서, 탑게이트형 박막트랜지스터를 적용하여 제조 공정을 단순화 할 수 있는 것이다.

<77> 도 5는 본 발명에 따른 COT(Color Filter on TFT) 구조의 액정표시장치용 어레이기판의 구성을 개략적으로 도시한 평면도이다.

<78> 도시한 바와 같이, 기판(100)상에 일 방향으로 연장된 게이트 배선(126)을 서로 평행하게 구성하고, 상기 게이트 배선(126)과 수직하게 교차하여 다수의 화소영역(P)을 정의하는 데 이터 배선(110)을 구성한다.

<79> 상기 게이트 배선(126)과 데이터 배선(110)이 교차하는 지점에는 게이트 전극(124)과 액티브층(120)과 소스 및 드레인 전극(106, 108)을 포함하는 박막트랜지스터(T)를 구성한다.

<80> 이때, 상기 박막트랜지스터(T)는 소스 및 드레인 전극(106, 108)과 액티브층(120)과 게이트 전극(124)이 순차적으로 구성된 탑게이트 형의 박막트랜지스터이다.

<81> 상기 두 배선(110, 126)이 교차하여 정의되는 화소영역(P)에는 투명한 화소전극(132)을 구성한다.

<82> 전술한 구성에서, 상기 박막트랜지스터(T)와 게이트 배선(126)과 데이터 배선(110)의 상부에는 블랙매트릭스(T)를 형성하고, 상기 화소전극(132)의 하부에는 각 화소영역(P)마다 적색과 녹색과 청색의 컬러필터(136a, 136b, 136c)를 순서대로 구성한다.

<83> 상기 화소전극(132)은 게이트배선(126)의 하부에 구성된 스토리지 캐패시터(C_{st})와 병렬로 연결된다.

<84> 스토리지 캐패시터(C_{st})는 게이트 배선(126)의 일부를 제 1 전극으로 하고, 그 하부의 섬형상의 금속층(126)을 제 2 전극으로 한다.

<85> 상기 섬형상의 금속층(126)은 상기 데이터 배선(110)과 동일층에 구성되며, 상기 화소전극(132)과 접촉하도록 구성한다.

<86> 전술한 바와 같은 구성에서, 상기 블랙매트릭스(128)는 박막트랜지스터의 상부 또는 하부에 구성될 수도 있고 별도의 상부기판에 구성할 수도 있다.

<87> 이하, 도 6a 내지 도 6f를 참조하여, 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 제조방법을 설명한다.(박막트랜지스터의 상부에 블랙매트릭스가 형성된 구성을 위한 공정을 대표적으로 설명한다.)

<88> 도 6a에 도시한 바와 같이, 기판(100)상에 데이터 영역(D)과 화소영역(P)과 스위칭 소자 영역(T)과 게이트 영역(G)을 정의한다.

<89> 상기 다수의 영역(D,P,T,G)이 정의된 기판(100)상에 크롬(Cr)과 몰리브덴(Mo)과 텉스텐(W)과 티타늄(Ti)과 구리(Cu)와 알루미늄(Al)과 알루미늄 합금(AlNd)을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하여, 제 1 금속층(102)을 형성하고, 연속하여 상기 제 1 금속층(102)의 상부에 불순물이 포함된 비정질 실리콘층(104)을 형성한다.

<90> 상기 제 1 금속층(102)과 불순물 비정질 실리콘층(104)을 건식식각 방식을 사용한 제 1 마스크 공정으로 패턴하여, 도 6b에 도시한 바와 같이, 상기 스위칭 소자 영역(T)에 대응하여 소정 간격 이격하여 구성된 소스 전극(106)과 드레인 전극(108)과, 소스 전극(106)과 연결되어 상기 데이터 영역(D)에 대응하여 기판(100)의 일 방향으로 연장된 데이터 배선(110)과, 상기

화소영역(P)의 일측을 지나는 게이트 영역(G)의 일부에 대응하여 섬형상의 금속층(112)을 형성 한다.

<91> 동시에, 상기 소스 전극(106)과 드레인 전극(108)과 데이터 배선(110)과 섬형상의 금속 층(112)의 상부에는 패턴된 불순물 비정질 실리콘막(114)이 형성된다.

<92> 특히, 소스 전극(106)과 드레인 전극(110)상부의 패턴된 불순물 비정질 실리콘막(114)을 오믹 콘택층(ohmic contact layer)이라 한다.

<93> 다음으로, 상기 소스 및 드레인 전극(106,108)이 형성된 기판(100)의 전면에 순수 비정 질 실리콘층(a-Si:H)(116)과 게이트 절연막(118)과 전술한 바와 같은 도전성 물질 그룹 중 선택된 하나를 증착하여 제 2 금속층(120)을 형성한다.

<94> 연속하여, 상기 순수 비정질 실리콘층(116)과 게이트 절연막(118)과 제 2 금속층(120)을 건식식각 방식을 사용한 제 2 마스크 공정으로 식각하여, 상기 스위칭 소자 영역(T)에 대응하여서는 상기 소스 및 드레인 전극(106,108)의 이격된 영역에 걸쳐 형성되고, 상기 불순물 비정 질막(114)의 상부에 구성된 섬형상의 비정질 실리콘막(120)과, 비정질 실리콘막(120)의 상부에 게이트 절연막(122)과 게이트 절연막(122)의 상부에 게이트 전극(124)을 형성하고, 상기 게이트 영역(G)에 대응하여 상기 불순물 비정질막(114)의 상부에 비정질 실리콘막(120)과, 이의 상 부에 게이트 절연막(122)과, 게이트 절연막(122)의 상부에 게이트 배선(126)을 형성한다.

<95> 특히, 상기 스위칭소자 영역(T)에 형성된 비정질 실리콘막(120)은 액티브층(active layer)이라 칭한다.

<96> 이때, 상기 드레인 전극(108)과 상기 섬형상이 금속층(112)은 일측이 노출되어 구성된다.

<97> 다음으로, 도 6d에 도시한 바와 같이, 상기 게이트 전극(124)과 게이트 배선(126)이 형성된 기판(100)의 전면에 감광성 블랙 수지를 도포한 후 제 3 마스크 공정으로 패턴하여, 상기 소스 및 드레인 전극(106, 108)과 데이터 배선(110)에 대응하여 블랙매트릭스(128)를 형성한다.

<98> 이때, 상기 게이트 배선(126)의 상부에도 블랙매트릭스(128)를 형성하나, 이후 형성되는 컬러필터(미도시)의 배열 순서가 일 방향으로 동일한 컬러를 구성하는 스트라이프(stripe)형상의 경우에는 상기 게이트 배선(122)을 포함하는 화소영역(P)의 상부에 컬러필터(미도시)를 패턴함으로, 굳이 상기 블랙매트릭스(128)를 형성하지 않아도 된다.

<99> 다음으로, 도 6e에 도시한 바와 같이, 상기 블랙매트릭스(128)가 형성된 기판(200)상에 제 4 마스크 공정으로 컬러필터(130b)를 형성한다.

<100> 상기 컬러필터(130b)는 적색과 녹색과 청색을 표현하는 세가지 색의 컬러필터를 다수의 화소영역(P)에 대해 소정의 배열순서로 배열한다.

<101> 이때, 상기 컬러필터는 동일한 색의 컬러필터를 일 방향으로 구성하는 스트라이프 형상으로 구성한다.

<102> 다음으로, 도 6f에 도시한 바와 같이, 상기 컬러필터(130b)가 형성된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속을 증착하고 패턴하여, 상기 노출된 드레인 전극(108)과 섬형상의 금속층(112)과 동시에 접촉하면서 상기 컬러필터(130b)의 상부에 구성되도록 화소전(132)을 형성한다.

<103> 이때, 상기 화소전극(132)과 접촉하는 섬형상의 금속층(112)을 제 1 전극으로 하고, 그 상부의 게이트 배선(126)을 제 2 전극으로 하는 보조 용량부(C_{ST})가 형성된다.

<104> 전술한 바와 같은 공정을 통해 본 발명의 제 1 실시예의 구성을 가지는 액정표시자치용 어레이기판을 제작할 수 있다.

<105> 이하, 제 2 실시예를 통해 상기 제 1 실시예의 변형 예를 설명한다.

<106> -- 제 2 실시예 --

<107> 본 발명의 제 1 실시예는 상기 블랙매트릭스를 박막트랜지스터 어레이부의 하부에 구성하는 것을 특징으로 한다.

<108> 도 7은 본 발명의 제 2 실시예에 따른 COT구조의 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 단면도이다.

<109> 도 7은 도 5의 VI-VI`을 따라 절단하여, 본 발명의 제 2 실시예에 따른 구조로 도시한 단면도이다.

<110> 도시한 바와 같이, 데이터 영역(D)과 스위칭 소자 영역(T)과 게이트 영역(G)과 화소영역(P)이 정의된 기판(200)상에 상기 데이터 영역과 스위칭 소자 영역에 대응하여 블랙매트릭스(202)를 형성한다.

<111> 이때, 상기 블랙매트릭스(202)는 크롬(Cr) 또는 크롬(Cr)/크롬옥사이드(CrO_x)(적층구조)을 증착하고 패턴하여 형성한다.

<112> 다음으로, 상기 블랙 매트릭스(202)가 형성된 기판(200)의 전면에 벤조사이클로부텐(PCB)과 아크릴(acryl)계 수지(resin)를 포함하는 투명한 도전성 유기절연물질 그룹 중 선택된 하나 또는 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 도포 또는 증착하여 버퍼층(204)을 형성한다.

<113> 다음으로, 상기 버퍼층(204)의 상부에 박막트랜지스터와 게이트 및 데이터 배선을 형성하게 되는데 이는 앞서 제 1 실시예의 공정과 동일하다.

<114> 따라서, 상기 스위칭 소자 영역(T)에 대응하여 소스 및 드레인 전극(206, 208)과 액티브 층(220)과 게이트 절연막(224)과 게이트 전극(224)을 형성하고, 상기 소스 전극(206)과 연결되는 데이터 배선(210)을 상기 데이터 영역(D)에 형성한다.

<115> 상기 게이트 영역(G)에는, 상기 액티브층(216)과 동일층 동일물질인 비정질 실리콘 패턴(220)과, 게이트 절연막(222)과, 게이트 절연막(222)의 상부에 게이트 배선(226)이 형성된다.

<116> 상기 화소영역(P)에는 컬러필터(230)를 구성하고, 컬러필터(230)의 상부에는 상기 드레인 전극(208)과 섬형상의 금속층(212)과 접촉하는 화소전극(232)을 형성한다.

<117> 이때, 상기 화소전극(232)과 접촉하는 섬형상의 금속층(212)을 제 1 전극으로 하고 그 상부의 게이트 배선(218)을 제 2 전극으로 하는 보조 용량부(C_{ST})가 형성된다.

<118> 전술한 바와 같이 본 발명의 제 2 실시예에 따른 COT 구조의 액정표시장치용 어레이기판을 구성할 수 있다.

<119> 전술한 공정은 상기 블랙매트릭스의 위치만 바뀌었을 뿐 공정은 상기 제 1 실시예와 동일하게 6 마스크 공정으로 제작된다.

<120> 이하, 제 3 실시예를 통해 제 1 실시예의 변형예를 설명한다.

<121> -- 제 3 실시예 --

<122> 본 발명의 제 3 실시예는 전술한 제 1 실시예의 구성에서, 상기 블랙매트릭스를 별도의 상부기판에 구성하는 것을 특징으로 한다.

<123> 도 8은 본 발명의 제 3 실시예에 따른 액정표시장치의 구성을 개략적으로 도시한 단면도이다.

<124> 도시한 바와 같이, 제 1 기판(300)과 제 2 기판(400)이 서로 이격하여 구성되고, 상기 제 1 기판(300)의 상부에는 박막트랜지스터 어레이와 컬러필터(324)를 형성하고, 상기 제 2 기판(400)에는 블랙매트릭스(402)와 공통전극(406)을 형성한다.

<125> 자세히 설명하면, 상기 제 1 기판(300)의 스위칭 소자 영역(T)에는 소스 및 드레인 전극(306, 308)과, 이것의 상부에 오믹 코택층(314)과 액티브층(316)과 게이트 절연막(318)과 게이트 전극(320)적층된 박막트랜지스터 형성되고, 데이터 영역(D)에는 상기 소스 전극(306)에서 연장된 데이터 배선(310)이 형성되고, 상기 게이트 영역(G)에는 게이트 배선(322)을 형성한다.

<126> 이때, 상기 게이트 배선(322)의 일부 하부에는 게이트 절연막(318)과 비정질 실리콘패턴(314)을 사이에 두고 섬형상의 금속층(312)이 더욱 구성되어 이를 제 1 전극으로 하고, 그 상부의 게이트 배선(322)을 제 2 전극으로 하는 보조 용량부(C_{ST})를 형성한다.

<127> 상기 제 2 기판(400)에는 상기 제 1 기판(300)의 스위칭 소자 영역(T)과 데이터 영역(D)에 대응하여 블랙 매트릭스(402)를 형성한다.

<128> 전술한 바와 같은 액정패널은, 상기 블랙 매트릭스(402)를 상부기판(400)에 형성할 뿐 박막트랜지스터 어레이부와 컬러필터를 패턴하는 공정이 제 1 실시예와 동일하다.

<129> 상기 제 3 실시예의 공정은 상기 블랙매트릭스가 상부기판에 구성되기 때문에 상기 블랙 매트릭스를 구성할 때, 합착마진을 고려해야 하지만 종래에 비해 공정을 단순화 할 수 있는 장점이 있다.

<130> 또한, 전술한 제 1 내지 제 3 실시예는 종래와 달리, 마스크 공정을 줄일 수 있을 뿐 아니라, 상기 컬러필터에 콘택홀을 형성하고 이를 통해 하부의 드레인 전극과 접촉하는 형상이 아니기 때문에 종래에 비해 공정불량을 해소할 수 있는 장점이 있다.

【발명의 효과】

<131> 전술한 제 1 및 제 2 실시예에 따른 본 발명에 따른 COT 구조의 액정표시장치용 어레이 기판은, 박막트랜지스터와 어레이부와 컬러필터(및 블랙매트릭스)를 동일한 기판에 형성함으로서, 상기 블랙매트릭스를 설계할 때 합착마진을 둘 필요가 없기 때문에 개구율을 개선할 수 있는 장점이 있다.

<132> 또한, 상기 제 1 내지 제 3 실시예는 탑게이트형 박막트랜지스터를 사용함으로서 구성상, 특정 구성들을 일괄식각하는 것이 가능하기 때문에 종래에 비해 마스크 공정을 줄일 수 있어 공정시간 단축과 함께 비용을 절감하여 제품의 수율 및 가격경쟁력을 향상할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

기판 상에 일 방향으로 연장된 데이터 배선과;

상기 데이터 배선과 절연막을 사이에 두고 수직하게 교차하여, 화소영역을 정의하는 게이트 배선과;

상기 데이터 배선과 게이트 배선의 교차지점에 구성되고, 소스 및 드레인 전극과, 소스 및 드레인 전극의 상부에 걸쳐 구성된 액티브충과, 액티브충의 상부에 절연막을 사이에 두고 구성된 게이트 전극을 포함하는 박막트랜지스터와;

상기 게이트 배선과 데이터 배선의 상부와, 상기 드레인 전극의 일측을 노출하면서 상기 박막트랜지스터의 상부에 구성된 블랙 매트릭스와;

상기 화소영역에 대응하여 구성된 컬러필터와;

상기 화소영역에 대응하는 컬러필터의 상부에 위치하고, 상기 드레인 전극과 접촉하는 투명 화소전극

을 포함하는 액정표시장치용 어레이기판.

【청구항 2】

제 1 항에 있어서,

상기 게이트 배선의 하부에 절연막을 사이에 두고 섬형상의 금속층을 더욱 구성하여, 이를 제 1 전극으로 하고 그 상부의 게이트 배선을 제 2 전극으로 하는보조 용량부가 더욱 구성된 액정표시장치용 어레이기판.

【청구항 3】

제 1 항에 있어서,

상기 블랙매트릭스는 상기 박막트랜지스터와 게이트 배선과 데이터배선의 하부에 구성된 액정표시장치용 어레이기판.

【청구항 4】

제 1 항에 있어서,

상기 컬러필터는 세로방향으로 이웃한 화소영역에 동일한 컬러필터가 구성되고, 이러한 컬러필터는 가로방향으로 적색과 녹색과 청색의 컬러필터가 순서대로 구성된 스트라이프 형상인 액정표시장치용 어레이기판.

【청구항 5】

제 4 항에 있어서,

상기 컬러필터를 스트라이프 형상으로 구성할 경우에, 블랙매트릭스는 박막트랜지스터와 데이터 배선에만 대응하여 형성되는 액정표시장치용 어레이기판.

【청구항 6】

제 1 항에 있어서.

상기 컬러필터는 상기 노출된 드레인 전극과 겹쳐지지 않도록 구성된 액정표시장치용 어레이기판.

【청구항 7】

기판 상에 일 방향으로 연장된 데이터 배선과, 이에 연결된 소스 전극과 이와는 소정간격 이격된 드레인 전극과 상기 소스 및 드레인 전극의 상부에 오믹 콘택층을 형성하는 단계와;
상기 소스 및 드레인 전극의 이격 영역과 오믹 콘택층의 상부에 액티브층과 게이트 절연막과 게이트 전극을 형성하고, 게이트 전극과 연결되고 상기 데이터 배선과는 게이트 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하는 게이트 배선을 형성하는 단계와;
상기 박막트랜지스터와 게이트 배선과 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와;
상기 화소영역에 컬러필터를 형성하는 단계와;
상기 드레인 전극과 접촉하면서 상기 컬러필터의 상부에 위치하도록 투명한 화소전극을 형성하는 단계
를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 8】

제 7 항에 있어서,
상기 컬러필터는 세로방향으로 이웃한 화소영역에 동일한 컬러필터가 순서대로 형성되고, 이러한 컬러필터는 가로방향으로 적색과 녹색과 청색의 컬러필터가 순서대로 형성된 스트라이프 형상인 액정표시장치용 어레이기판 제조방법.

【청구항 9】

제 8 항에 있어서,

상기 컬러필터를 스트라이프 형상으로 구성할 경우에, 블랙매트릭스는 블랙매트릭스와 데이터배선의 상부에만 형성되는 액정표시장치용 어레이기판 제조방법.

【청구항 10】

제 7 항에 있어서,

상기 블랙매트릭스는 감광성 블랙수지로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 11】

제 7 항에 있어서.

상기 컬러필터는 상기 노출된 드레인 전극과 겹쳐지지 않도록 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 12】

기판 상에, 화소 영역과 스위칭 영역과 게이트 영역과 데이터 영역을 정의하는 단계와;

상기 화소영역에 대응하여 개구부를 포함하고, 상기 스위칭 영역과 게이트 영역과 데이터 영역에 대응하여 블랙매트릭스를 형성하는 단계와;

상기 블랙매트릭스가 형성된 기판의 전면에 절연막인 버퍼층을 형성하는 단계와;

상기 버퍼층의 상부에 일 방향으로 연장된 데이터 배선과, 이에 연결된 소스 전극과 이와는 소정간격 이격된 드레인 전극과 상기 소스 및 드레인 전극의 상부에 오믹 콘택층을 형성하는 단계와;

상기 소스 및 드레인 전극의 이격 영역과 오믹 콘택총의 상부에 액티브총과 게이트 절연막과 게이트 전극을 형성하는 동시에, 상기 데이터 배선과 게이트 절연막을 사이에 두고 수직하게 교차하여 화소영역을 정의하는 게이트 배선을 형성하는 단계와;

상기 화소영역에 컬러필터를 형성하는 단계와;

상기 드레인 전극과 접촉하면서 상기 컬러필터의 상부에 위치하도록 투명한 화소전극을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 13】

제 12 항에 있어서,

상기 블랙매트릭스는 크롬(Cr) 또는 크롬/크롬옥사이드(CrO_x)의 이중층으로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 14】

제 12 항에 있어서,

상기 버퍼층은 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기 절연물질 그룹 또는 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 유기 절연물질 그룹 중 선택된 하나를 도포 또는 증착하여, 형성하는 액정표시장치용 어레이기판 제조방법.

【청구항 15】

제 12 항에 있어서.

상기 컬러필터는 상기 노출된 드레인 전극과 겹쳐지지 않도록 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 16】

서로 이격하여 구성된 제 1 및 제 2 기판과;

상기 제 1 기판의 마주보는 일면에 일 방향으로 연장된 데이터 배선과;

상기 데이터 배선과 절연막을 사이에 두고 수직하게 교차하고, 상기 게이트 영역에 대응하여 일 방향으로 연장된 게이트 배선과;

상기 데이터 배선과 게이트 배선의 교차지점에 구성되고, 소스 및 드레인 전극과, 소스 및 드레인 전극의 상부에 걸쳐 구성된 액티브충과, 액티브충의 상부에 절연막을 사이에 두고 구성된 게이트 전극을 포함하는 박막트랜지스터와;

상기 화소영역에 대응하여 구성된 컬러필터와;

상기 화소영역에 대응하는 컬러필터의 상부에 위치하고, 상기 드레인 전극과 접촉하는 투명 화소전극과;

상기 제 2 기판의 일면에 상기 박막트랜지스터와 게이트 배선과 데이터 배선에 대응하여 구성된 블랙매트릭스와;

상기 블랙매트릭스가 형성된 제 2 기판의 전면에 구성된 투명 공통전극

을 포함하는 액정표시장치.

【청구항 17】

제 16 항에 있어서,

상기 컬러필터는 세로방향으로 이웃한 화소영역에 동일한 컬러필터가 구성되고, 이러한 컬러필터는 가로방향으로 적색과 녹색과 청색의 컬러필터가 순서대로 구성된 스트라이프 형상인 액정표시장치.

【청구항 18】

제 17 항에 있어서,

상기 컬러필터를 스트라이프 형상으로 구성할 경우에, 블랙매트릭스는 데이터 배선과 박막트랜지스터에 대응하여 구성되는 액정표시장치.

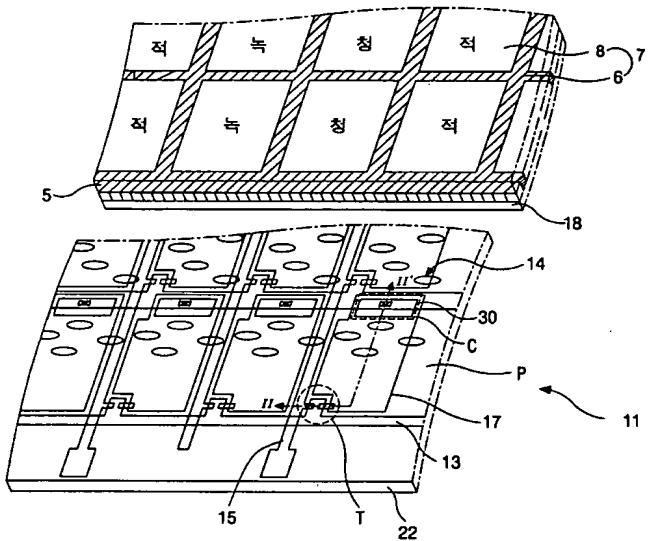
【청구항 19】

제 16 항에 있어서.

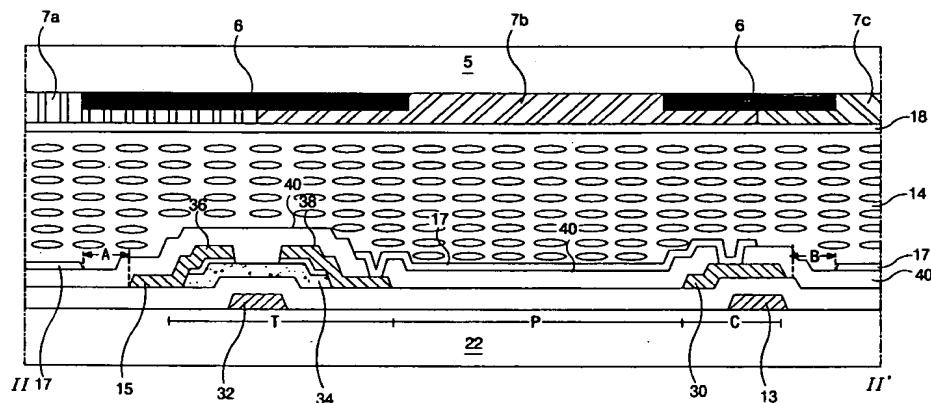
상기 컬러필터는 상기 노출된 드레인 전극과 겹쳐지지 않도록 구성된 액정표시장치.

【도면】

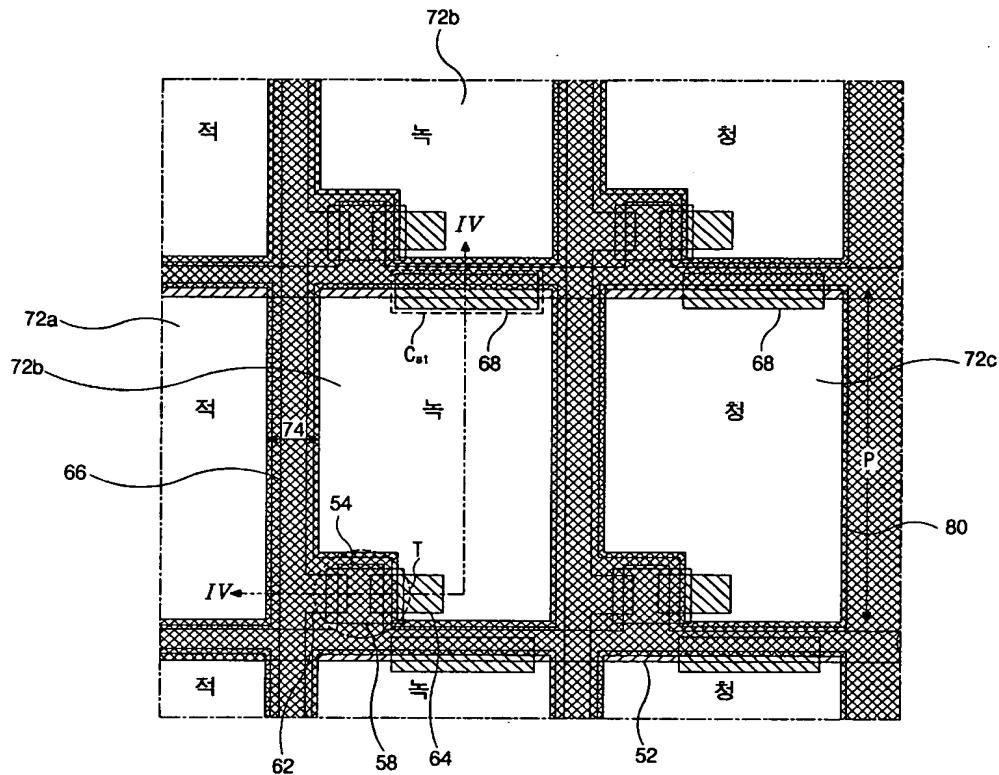
【도 1】



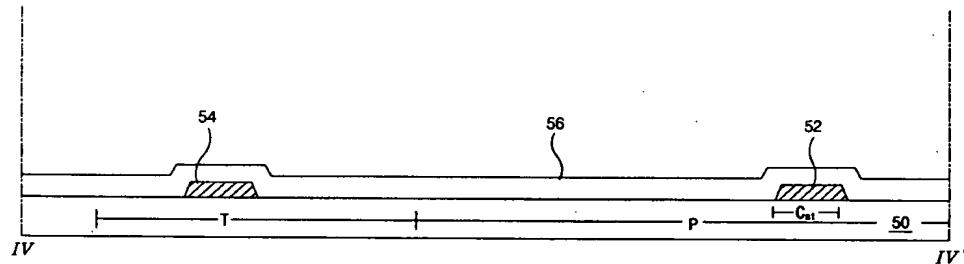
【도 2】



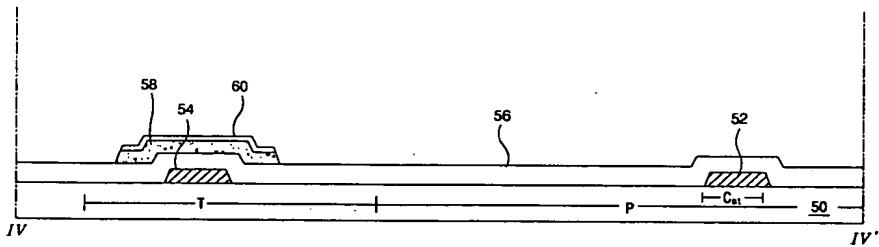
【도 3】



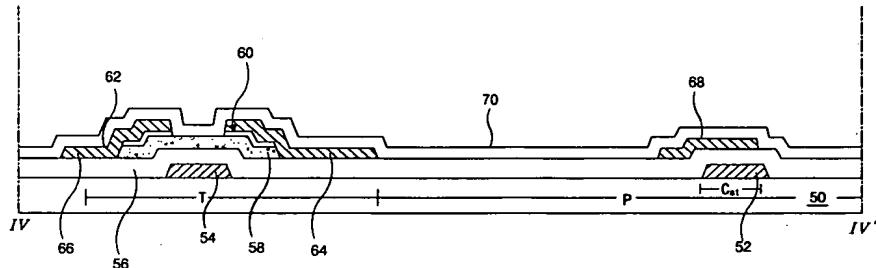
【도 4a】



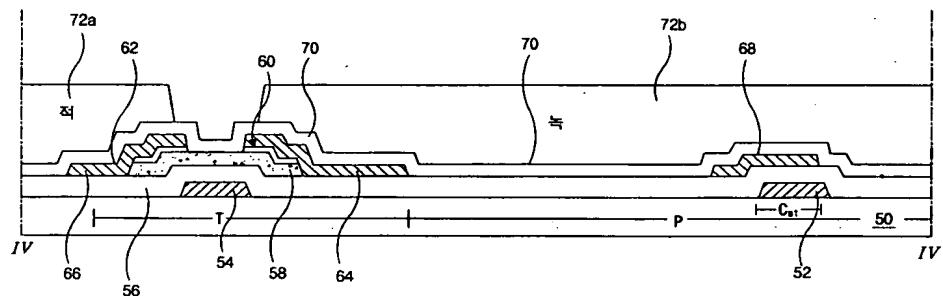
【도 4b】



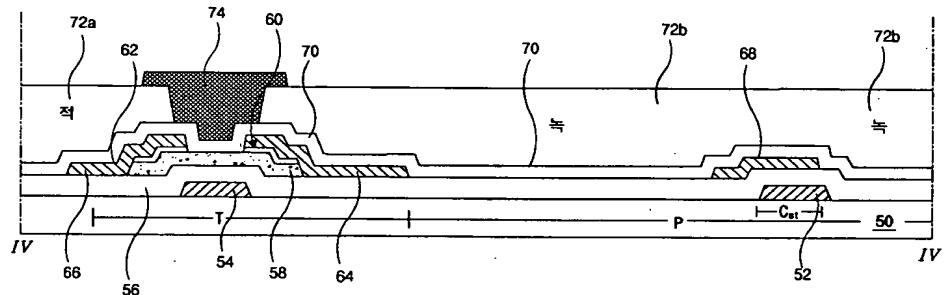
【도 4c】



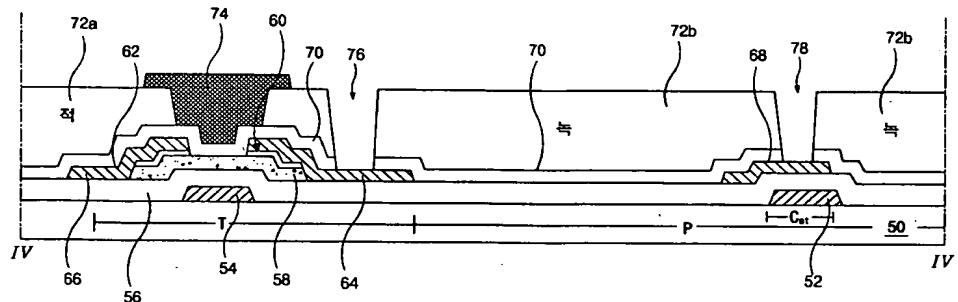
【도 4d】



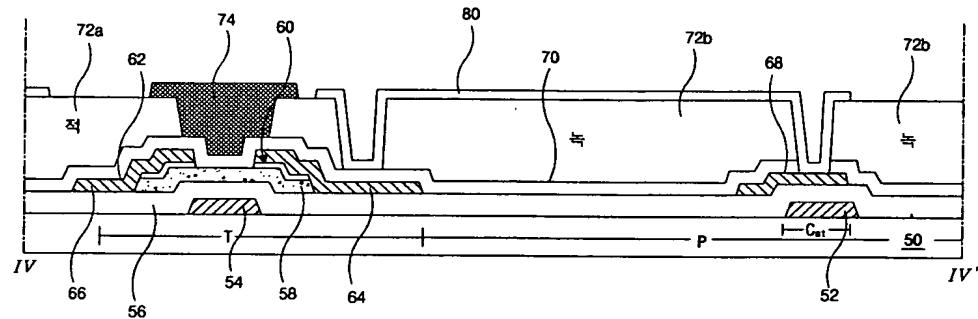
【도 4e】



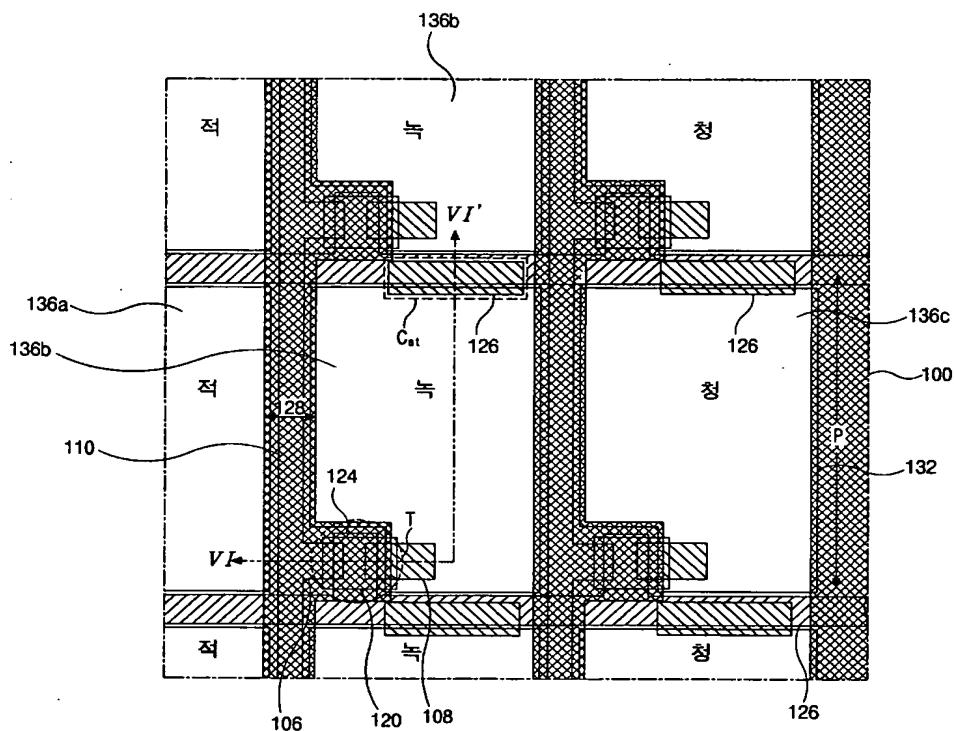
【도 4f】



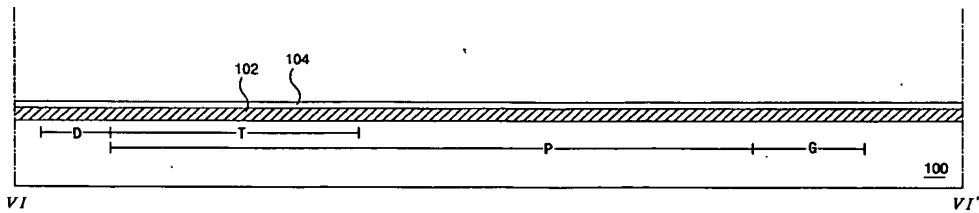
【도 4g】



【도 5】



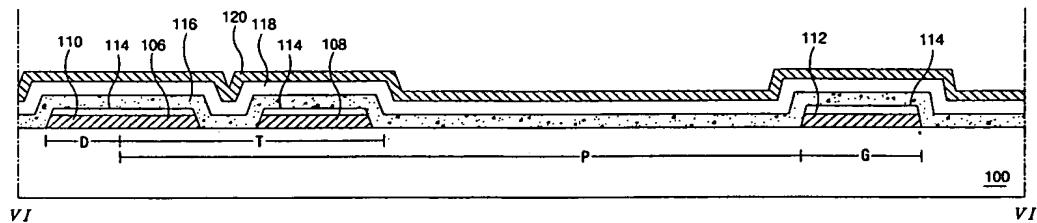
【도 6a】



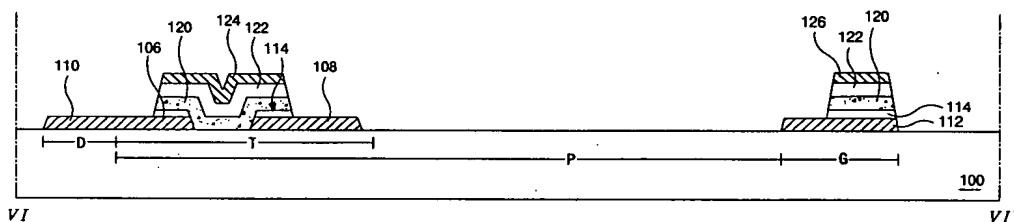
1020020080881

출력 일자: 2003/12/1

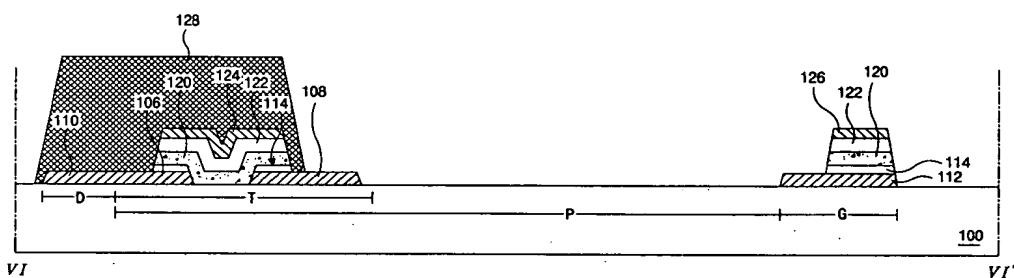
【도 6b】



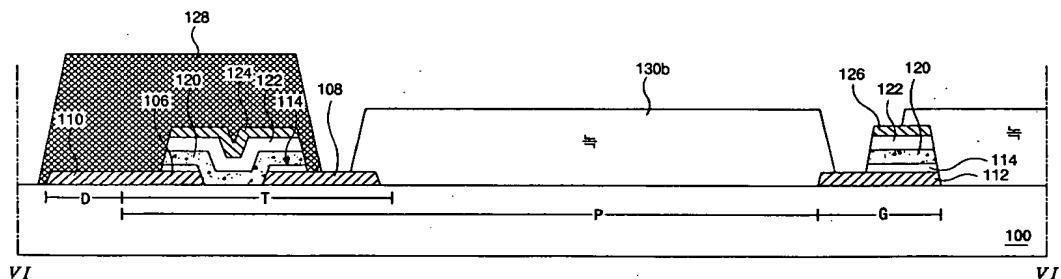
【도 6c】



【도 6d】



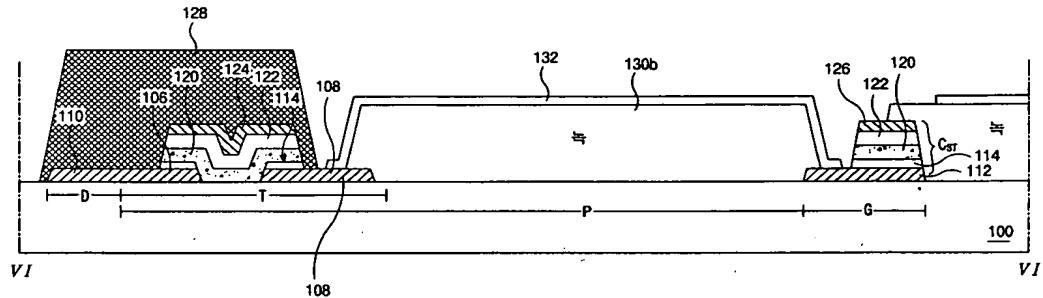
【도 6e】



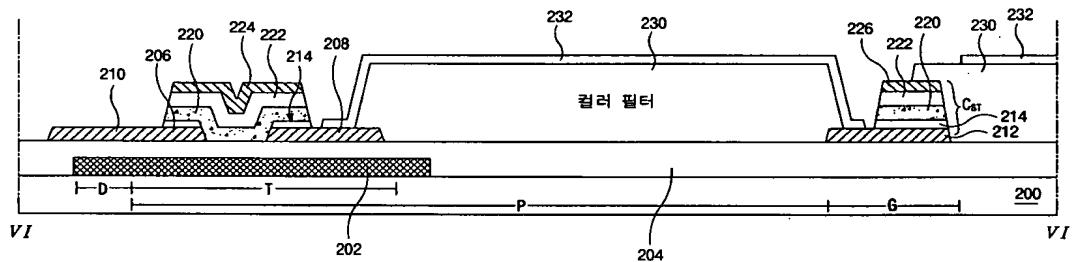
1020020080881

출력 일자: 2003/12/1

【도 6f】



【도 7】



【도 8】

